

Docket No.: 60188-749

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of	:	Customer Number: 20277
	:	
Yoshihisa NAGANO, et al.	:	Confirmation Number:
	:	
Serial No.:	:	Group Art Unit:
	:	
Filed: January 08, 2004	:	Examiner: Unknown
	:	
For:		SEMICONDUCTOR DEVICE AND METHOD FOR FABRICATING THE SAME

**CLAIM OF PRIORITY AND
TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT**

Mail Stop CPD
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

In accordance with the provisions of 35 U.S.C. 119, Applicants hereby claim the priority of:

Japanese Patent Application No. 2003-074874, filed March 19, 2003

cited in the Declaration of the present application. A certified copy is submitted herewith.

Respectfully submitted,

MCDERMOTT, WILL & EMERY



Michael E. Fogarty
Registration No. 36,139

600 13th Street, N.W.
Washington, DC 20005-3096
(202) 756-8000 MEF:tlb
Facsimile: (202) 756-8087
Date: January 8, 2004

60188-749
NAGANO et al.

January 8, 2004

日 本 国 特 許 庁

JAPAN PATENT OFFICE

McDermott, Will & Emery

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2003年 3月19日

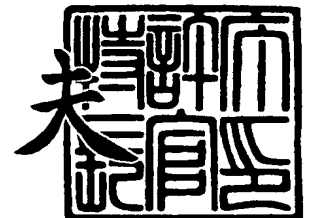
出 願 番 号
Application Number: 特願2003-074874
[ST. 10/C]: [JP2003-074874]

出 願 人
Applicant(s): 松下電器産業株式会社

2003年11月11日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特2003-3093099

【書類名】 特許願

【整理番号】 2926440035

【提出日】 平成15年 3月19日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/20

【発明者】

 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

 【氏名】 長野 能久

【発明者】

 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

 【氏名】 久都内 知恵

【特許出願人】

 【識別番号】 000005821

 【氏名又は名称】 松下電器産業株式会社

【代理人】

 【識別番号】 100077931

 【弁理士】

 【氏名又は名称】 前田 弘

【選任した代理人】

 【識別番号】 100094134

 【弁理士】

 【氏名又は名称】 小山 廣毅

【選任した代理人】

 【識別番号】 100110939

 【弁理士】

 【氏名又は名称】 竹内 宏

【選任した代理人】

【識別番号】 100110940

【弁理士】

【氏名又は名称】 嶋田 高久

【選任した代理人】

【識別番号】 100113262

【弁理士】

【氏名又は名称】 竹内 祐二

【選任した代理人】

【識別番号】 100115059

【弁理士】

【氏名又は名称】 今江 克実

【選任した代理人】

【識別番号】 100115691

【弁理士】

【氏名又は名称】 藤田 篤史

【選任した代理人】

【識別番号】 100117581

【弁理士】

【氏名又は名称】 二宮 克也

【選任した代理人】

【識別番号】 100117710

【弁理士】

【氏名又は名称】 原田 智雄

【選任した代理人】

【識別番号】 100121500

【弁理士】

【氏名又は名称】 後藤 高志

【選任した代理人】

【識別番号】 100121728

【弁理士】

【氏名又は名称】 井関 勝守

【手数料の表示】

【予納台帳番号】 014409

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0217869

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置及びその製造方法

【特許請求の範囲】

【請求項 1】 半導体領域上の層間絶縁膜に形成され、前記半導体領域と電氣的に接続されたコンタクトと、

前記層間絶縁膜の上に前記コンタクトと接するように形成され、導電性を有し且つ酸素の拡散を防ぐ第 1 の酸素バリア層と、

前記第 1 の酸素バリア層の側面と接するように形成され、絶縁性を有し且つ酸素の拡散を防ぐ第 2 の酸素バリア層と、

前記第 1 の酸素バリア層の上面と接するように形成された下部電極と、

前記下部電極と接するように形成された容量絶縁膜と、

前記容量絶縁膜と接するように形成された上部電極とを備えていることを特徴とする半導体装置。

【請求項 2】 前記第 1 の酸素バリア層は、導電性窒化物を含み且つ前記コンタクトと接する下部層と、該下部層の上に形成された導電性酸化物を含む上部層とを有していることを特徴とする請求項 1 に記載の半導体装置。

【請求項 3】 前記導電性窒化物は、窒化チタン、窒化チタンアルミニウム、窒化チタンシリコン、窒化タンタル、窒化タンタルアルミニウム及び窒化タンタルシリコンからなる群より選択される少なくとも 1 つの材料を含むことを特徴とする請求項 2 に記載の半導体装置。

【請求項 4】 前記第 2 の酸素バリア層は、前記下部層の側面と接していることを特徴とする請求項 2 又は 3 に記載の半導体装置。

【請求項 5】 前記第 2 の酸素バリア層は厚さが 5 nm～50 nmであることを特徴とする請求項 1～4 のうちのいずれか 1 項に記載の半導体装置。

【請求項 6】 前記第 2 の酸素バリア層は酸化物からなることを特徴とする請求項 1～5 のうちのいずれか 1 項に記載の半導体装置。

【請求項 7】 前記第 2 の酸素バリア層は酸化アルミニウムを含むことを特徴とする請求項 1～6 のうちのいずれか 1 項に記載の半導体装置。

【請求項 8】 前記第 2 の酸素バリア層は、酸化アルミニウム、酸化チタン

アルミニウム及び酸化タンタルアルミニウムのうちの少なくとも1つを含むことを特徴とする請求項1～7のうちのいずれか1項に記載の半導体装置。

【請求項9】 前記コンタクトの側面と前記第2の酸素バリア層との距離は0nm以上且つ100nm以下であることを特徴とする請求項1～8のうちのいずれか1項に記載の半導体装置。

【請求項10】 前記容量絶縁膜は、 $\text{SrBi}_2(\text{Ta}_x\text{Nb}_{1-x})_2\text{O}_9$ 、 $\text{Pb}(\text{Zr}_y\text{Ti}_{1-y})\text{O}_3$ 、 $(\text{Ba}_z\text{Sr}_{1-z})\text{TiO}_3$ 、 $(\text{Bi}_u\text{La}_{1-u})_4\text{Ti}_3\text{O}_{12}$ （但し、 x, y, z, u は、 $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq z \leq 1$ 、 $0 \leq u \leq 1$ である。）及び Ta_2O_5 からなる群より選択される少なくとも1つの材料を含むことを特徴とする請求項1～9のうちのいずれか1項に記載の半導体装置。

【請求項11】 半導体領域上に層間絶縁膜を形成する第1の工程と、
前記層間絶縁膜に前記半導体領域と接するコンタクトを選択的に形成する第2の工程と、

前記層間絶縁膜の上に、導電性を有し且つ酸素の拡散を防ぐ第1の酸素バリア層を前記コンタクトと接するように形成する第3の工程と、

前記第1の酸素バリア層の側面上に、絶縁性を有し且つ酸素の拡散を防ぐ第2の酸素バリア層を形成する第4の工程と、

前記第1の酸素バリア層の上面と接するように下部電極を形成する第5の工程と、

前記下部電極の上に該下部電極を覆うように容量絶縁膜を形成する第6の工程と、

前記容量絶縁膜の上に該容量絶縁膜を覆うように上部電極を形成する第7の工程と、

前記容量絶縁膜に対して酸素雰囲気中の熱処理を行なう第8の工程とを備えていることを特徴とする半導体装置の製造方法。

【請求項12】 前記第3の工程は、
導電性窒化物を含む下部層を前記コンタクトと接するように形成する工程と、
前記下部層の上に導電性酸化物を含む上部層を形成する工程とを含むことを特徴とする請求項11に記載の半導体装置の製造方法。

【請求項 1 3】 前記第 8 の工程における熱処理の温度は、5 0 0℃以上且つ 8 5 0℃以下であることを特徴とする請求項 1 1 又は 1 2 に記載の半導体装置の製造方法。

【請求項 1 4】 前記第 4 の工程は、
前記層間絶縁膜の上に前記第 1 の酸素バリア層を含む全面にわたって第 2 の酸素バリア層形成層を形成する工程と、

形成した前記第 2 の酸素バリア層形成層に対して異方性エッチングによるエッチバックを行なって、前記第 1 の酸素バリア層の側面上に、前記第 2 の酸素バリア層形成層から前記第 2 の酸素バリア層を形成する工程とを含むことを特徴とする請求項 1 1 ～ 1 3 のうちのいずれか 1 項に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、高集積化が可能な立体構造を有する容量素子を含む半導体装置に関する。

【0 0 0 2】

【従来の技術】


近年、デジタル技術の進展に伴い、大容量のデータを処理し且つ保存する傾向が推進されるなかで電子機器が一段と高機能化し、使用される半導体装置もその素子の微細化が急速に進んでいる。これに伴い、ダイナミック R A M 装置の高集積化を実現するために、従来のシリコン酸化物又はシリコン窒化物に代えて高誘電体を容量絶縁膜に用いる手法が広く研究され開発されている。

【0 0 0 3】

さらに、従来にはない低動作電圧で且つ高速な書き込み及び読み出し動作が可能な不揮発性 R A M 装置の実用化を目指し、自発分極特性を有する強誘電体膜に関する研究開発が盛んに行なわれている。

【0 0 0 4】

高誘電体又は強誘電体等からなる絶縁性金属酸化物を容量絶縁膜に用いた容量素子をメガビット級の高集積メモリ装置に適用するには、容量素子を小面積でも



大きなキャパシタンスを確保できる立体構造とすることが必須である。

【0005】

以下、従来の容量素子について図面を参照しながら説明する。

【0006】

図7は従来の容量素子における要部の断面構成を表わしている（例えば、特許文献1を参照。）。

【0007】

図7に示すように、半導体基板100の上には層間絶縁膜101が形成され、該層間絶縁膜101には、ポリシリコンからなるコンタクト102が形成されている。層間絶縁膜101の上には、コンタクト102を含む領域にパターンニングされた導電性窒化物からなる酸素拡散バリア層103が形成され、その上には下部電極104が形成されている。ここで、酸素拡散バリア層103は、窒化チタン（TiN）、窒化チタンアルミニウム（TiAlN）、窒化チタンシリコン（TiSiN）、窒化タンタルシリコン（TaSiN）、窒化タンタルアルミニウム（TaAlN）又は窒化タンゲステン（WN）等からなり、また、上部電極104は、ルテニウム（Ru）、イリジウム（Ir）、白金（Pt）、オスミウム（Os）、パラジウム（Pd）、タンゲステン（W）、モリブデン（Mo）又はコバルト（Co）等からなる。

【0008】

酸素拡散バリア層103の側面並びに下部電極104の上面及び側面に接するように金属からなる保護層105が形成されている。保護層105は電界めっき法により、酸素拡散バリア層103の側面上、下部電極104の上面及び側面上に選択的に形成され、その材料は、ルテニウム（Ru）、イリジウム（Ir）、白金（Pt）オスミウム（Os）、タンゲステン（W）、モリブデン（Mo）、コバルト（Co）、ニッケル（Ni）、金（Au）又は銀（Ag）が用いられる。保護層105を覆うように、高誘電体又は強誘電体からなる容量絶縁膜106が形成され、さらに容量絶縁膜106を覆うように上部電極107が形成されている。

【0009】

特許文献1によると、保護層105は、容量絶縁膜106を結晶化する熱処理、例えば500℃以上で且つ850℃以下の温度の酸素雰囲気で行なう熱処理時に、酸素原子が酸素拡散バリア層103の側面からその内部に拡散することを防止する機能を有し、これによりコンタクト102表面が酸化することによる抵抗上昇を抑制できることを記載している。

【0010】

【特許文献1】

米国特許第5877062号明細書

【0011】

【発明が解決しようとする課題】

本願発明者らは、種々の検討を重ねた結果、コンタクト102の酸化を防ぐ保護層105を設けた前記従来の容量素子では、メガビット級の高集積化を実現することは不可能であるという結論を得ている。以下、その理由について詳しく説明する。

【0012】

本願発明者らは、コンタクト102を酸化から保護する保護層105に用いる材料のうち、容量絶縁膜106を結晶化するのに必要な500℃以上且つ850℃以下の温度での熱処理時に、酸素の拡散を防止できる材料はイリジウム(Ir)のみであることを実験により確認している。さらに、酸素拡散バリア層103の側部を酸化させないために必要なイリジウムの膜厚は100nm以上であることをも確認している。このことから、前記従来の容量素子は、保護層105を導入すると、容量素子のサイズが横方向、すなわち基板の面内で200nm(100nmが2層分)も大きくなってしまうことになる。

【0013】

メガビット級の高集積化メモリ装置を実現するには、下部電極のサイズを横方向で500nm以下とする必要がある。従って、この場合に従来の容量素子のように、少なくとも厚さが100nmの保護層105を採用すると、下部電極104の横方向のサイズが、保護層105の2層分の厚さの200nmと併せて700nmとなってしまふ。すなわち、1つの容量素子当たり、所望の設計値に対し

て1.4倍も大きくなってしまうため、高集積化メモリ装置を低コストで作製することが不可能となる。従って、前記従来容量素子は、事実上、目がビット級の高集積化メモリ装置を実現できないということになる。

【0014】

さらに、保護層105は成膜法に電界めっき法を用いているため、金属以外の材料を用いることは不可能である。

【0015】

本発明は、前記従来問題を解決し、コンタクトと接続される容量素子に対して、小面積でもコンタクトの酸化を確実に防止できるようにすることを目的とする。

【0016】

【課題を解決するための手段】

前記の目的を達成するため、本発明は、コンタクトと接続される容量素子を含む半導体装置に、コンタクトの上側に設ける導電性の第1の酸素バリア層と、該第1の酸素バリア層の側面上に絶縁性を有する第2の酸素バリア層とを設ける構成とする。

【0017】

具体的に、本発明に係る半導体装置は、半導体領域上の層間絶縁膜に形成され、半導体領域と電気的に接続されたコンタクトと、層間絶縁膜の上にコンタクトと接するように形成され、導電性を有し且つ酸素の拡散を防ぐ第1の酸素バリア層と、第1の酸素バリア層の側面と接するように形成され、絶縁性を有し且つ酸素の拡散を防ぐ第2の酸素バリア層と、第1の酸素バリア層の上面と接するように形成された下部電極と、下部電極と接するように形成された容量絶縁膜と、容量絶縁膜と接するように形成された上部電極とを備えている。

【0018】

本発明の半導体装置によると、層間絶縁膜の上にコンタクトと接するように形成され導電性を有し且つ酸素の拡散を防ぐ第1の酸素バリア層と、第1の酸素バリア層の側面と接するように形成され絶縁性を有し且つ酸素の拡散を防ぐ第2の酸素バリア層とを備えている。前記従来容量素子における保護層に相当する第

2の酸素バリア層は絶縁性材料を選択することができるため、その厚さを従来の金属からなる保護層の半分以上としても、酸素バリア性を十分に確保することが可能となる。その結果、容量素子の小面積化を実現できるので、容量素子を含むメモリ装置を立体構造として高集積化することができる。

【0019】

本発明の半導体装置において、第1の酸素バリア層は、導電性窒化物を含み且つコンタクトと接する下部層と、該下部層の上に形成された導電性酸化物を含む上部層とを有していることが好ましい。

【0020】

この場合に、導電性窒化物は、窒化チタン (TiN)、窒化チタンアルミニウム (TiAlN)、窒化チタンシリコン (TiSiN)、窒化タンタル (Ta₂N₃)、窒化タンタルアルミニウム (TaAlN) 及び窒化タンタルシリコン (TaSiN) からなる群より選択される少なくとも1つの材料を含むことが好ましい。

【0021】

またこの場合に、第2の酸素バリア層は、下部層の側面と接していることが好ましい。

【0022】

本発明の半導体装置において、第2の酸素バリア層の厚さは5 nm～50 nmであることが好ましい。

【0023】

本発明の半導体装置において、第2の酸素バリア層は酸化物からなることが好ましい。

【0024】

また、本発明の半導体装置において、第2の酸素バリア層は酸化アルミニウム (Al₂O₃) を含むことが好ましい。

【0025】

本発明の半導体装置において、第2の酸素バリア層は、酸化アルミニウム (Al₂O₃)、酸化チタンアルミニウム (TiAlO) 及び酸化タンタルアルミニウ

μ (TaAlO) のうちの少なくとも 1 つを含むことが好ましい。

【0026】

本発明の半導体装置において、コンタクトの側面と第 2 の酸素バリア層との距離は 0 nm 以上且つ 100 nm 以下であることが好ましい。

【0027】

本発明の半導体装置において、容量絶縁膜は、 $\text{SrBi}_2(\text{Ta}_x\text{Nb}_{1-x})_2\text{O}_9$ 、 $\text{Pb}(\text{Zr}_y\text{Ti}_{1-y})\text{O}_3$ 、 $(\text{Ba}_z\text{Sr}_{1-z})\text{TiO}_3$ 、 $(\text{Bi}_u\text{La}_{1-u})_4\text{Ti}_3\text{O}_{12}$ (但し、 x, y, z, u は、 $0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq z \leq 1$, $0 \leq u \leq 1$ である。) 及び Ta_2O_5 からなる群より選択される少なくとも 1 つの材料を含むことが好ましい。

【0028】

本発明に係る半導体装置の製造方法は、半導体領域上に層間絶縁膜を形成する第 1 の工程と、層間絶縁膜に半導体領域と接するコンタクトを選択的に形成する第 2 の工程と、層間絶縁膜の上に、導電性を有し且つ酸素の拡散を防ぐ第 1 の酸素バリア層をコンタクトと接するように形成する第 3 の工程と、第 1 の酸素バリア層の側面上に、絶縁性を有し且つ酸素の拡散を防ぐ第 2 の酸素バリア層を形成する第 4 の工程と、第 1 の酸素バリア層の上面と接するように下部電極を形成する第 5 の工程と、下部電極の上に該下部電極を覆うように容量絶縁膜を形成する第 6 の工程と、容量絶縁膜の上に該容量絶縁膜を覆うように上部電極を形成する第 7 の工程と、容量絶縁膜に対して酸素雰囲気中の熱処理を行なう第 8 の工程とを備えている。

【0029】

本発明の半導体装置の製造方法によると、コンタクトの上部を保護するための導電性を有する第 1 の酸素バリア層と、第 1 の酸素バリア層の側部を保護してコンタクトの酸化を防止するための絶縁性を有する第 2 の酸素バリア層を含む構成を持つ本発明の半導体装置を確実に作製することができる。

【0030】

本発明の半導体装置の製造方法において、第 3 の工程は、導電性窒化物を含む下部層をコンタクトと接するように形成する工程と、下部層の上に導電性酸化物

を含む上部層を形成する工程とを含むことが好ましい。

【0031】

本発明の半導体装置の製造方法において、第8の工程における熱処理の温度は、500℃以上且つ850℃以下であることが好ましい。

【0032】

本発明の半導体装置の製造方法において、第4の工程は、層間絶縁膜の上に第1の酸素バリア層を含む全面にわたって第2の酸素バリア層形成層を形成する工程と、形成した第2の酸素バリア層形成層に対して異方性エッチングによるエッチバックを行なって、第1の酸素バリア層の側面上に、第2の酸素バリア層形成層から第2の酸素バリア層を形成する工程とを含み、第2の酸素バリア層形成層に対するエッチバック工程は、塩素を主成分とするエッチングガスを用いることが好ましい。

【0033】

【発明の実施の形態】

本発明の一実施形態について図面を参照しながら説明する。

【0034】

図1は本発明の一実施形態に係る半導体装置であって、容量素子の要部の断面構成を示している。

【0035】

図1に示すように、例えば、シリコン(Si)からなる半導体基板11の上には、酸化シリコン(SiO₂)からなる層間絶縁膜12が形成されており、該層間絶縁膜12には、ポリシリコン又はタングステン(W)からなり、径が約0.3μmのプラグが充填されてなるコンタクト13が形成されている。

【0036】

層間絶縁膜12の上には、コンタクト13の上面と接するようにパターニングされ、導電性窒化物、例えば窒化チタンアルミニウム(TiAlN)からなる下部層14aと、導電性酸化物、例えば酸化イリジウム(IrO₂)からなる上部層14bとにより構成され、コンタクト13への上方からの酸素原子の拡散を防ぐ導電性酸素バリア層14が形成されている。ここで、導電性酸素バリア層14

の横方向（基板面方向）のサイズは約 $0.5 \mu\text{m}$ である。また、下部層 14a の厚さは $20 \text{ nm} \sim 150 \text{ nm}$ であり、上部層 14b の厚さは 100 nm 以上が好ましく、その上限値は必要とされるキャパシタ容量によって決まる。

【0037】

図示はしていないが、下部層 14a と上部層 14b との間に、イリジウム (Ir) 等からなり、酸素バリア性を有する中間層を設けてもよい。中間層を設ける場合には、中間層と上部層 14b との厚さの和が 100 nm 以上であれば良く、厚さの上限値は、上部層 14b のみと場合と同様に、必要とされるキャパシタ容量によって決まる。

【0038】

また、下部層 14a を構成する導電性窒化物は、窒化チタンアルミニウム (TiAlN) に限られない。すなわち、下部層 14a には、窒化チタンアルミニウム (TiAlN)、窒化チタン (TiN)、窒化チタンシリコン (TiSiN)、窒化タンタル (TaN)、窒化タンタルアルミニウム (TaAlN) 及び窒化タンタルシリコン (TaSiN) のうちの少なくとも 1 つを含む材料を用いれば良い。

【0039】

導電性酸素バリア層 14 の側面上には、酸化アルミニウム (Al_2O_3) からなり、導電性酸素バリア層 14 の下部層 14a の側方からの、すなわち下部層 14a と層間絶縁膜 12 との界面からコンタクト 13 への酸素原子の拡散を防ぐ絶縁性酸素バリア層 15 が形成されている。ここで、絶縁性酸素バリア層 15 の厚さは約 20 nm である。但し、該絶縁性酸素バリア層 15 の厚さは、後述するように $5 \text{ nm} \sim 50 \text{ nm}$ であれば良い。また、絶縁性酸素バリア層 15 は、導電性酸素バリア層 14 のうち少なくとも下部層 14a の側面に接していればよい。また、絶縁性酸素バリア層 15 は、酸化アルミニウムに限られず、酸化アルミニウム (Al_2O_3)、酸化チタンアルミニウム (TiAlO) 及び酸化タンタルアルミニウム (TaAlO) のうちの少なくとも 1 つを含む材料により構成すれば良い。

【0040】

導電性酸素バリア層 14 の上面及び絶縁性酸素バリア層 15 の側面と接するように、白金 (Pt) を主成分とし、厚さが 30 nm ~ 100 nm の下部電極 16 が形成されている。

【0041】

下部電極 16 を覆うように、強誘電体、例えば $\text{SrBi}_2(\text{Ta}_x\text{Nb}_{1-x})_2\text{O}_9$ (但し、 x は $0 \leq x \leq 1$ である。) からなり、厚さが 30 nm ~ 100 nm の容量絶縁膜 17 が形成されており、容量絶縁膜 17 を覆うように、白金 (Pt) を主成分とし、厚さが 30 nm ~ 100 nm の上部電極 18 が形成されている。ここで、容量絶縁膜 17 は $\text{SrBi}_2(\text{Ta}_x\text{Nb}_{1-x})_2\text{O}_9$ に限られず、 $\text{SrBi}_2(\text{Ta}_x\text{Nb}_{1-x})_2\text{O}_9$ 、 $\text{Pb}(\text{Zr}_y\text{Ti}_{1-y})\text{O}_3$ 、 $(\text{Ba}_z\text{Sr}_{1-z})\text{TiO}_3$ 、 $(\text{Bi}_u\text{La}_{1-u})_4\text{Ti}_3\text{O}_{12}$ (但し、 x 、 y 、 z 、 u は、 $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq z \leq 1$ 、 $0 \leq u \leq 1$ である。) 及び Ta_2O_5 のうち少なくとも 1 つを含む材料により構成すれば良い。

【0042】

以下、前記のように構成された半導体装置の製造方法について図面を参照しながら説明する。

【0043】

図 2 (a) ~ 図 2 (c) 及び図 3 (a)、図 3 (b) は本発明の一実施形態に係る半導体装置の製造方法の工程順の断面構成を示している。

【0044】

まず、図 2 (a) に示すように、化学的気相堆積 (Chemical Vapor Deposition: CVD) 法により、半導体基板 11 の上に酸化シリコンからなる層間絶縁膜 12 を堆積する。続いて、リソグラフィ法により、層間絶縁膜 12 にレジストパターン (図示せず) を形成した後、形成したレジストパターンをマスクとして、層間絶縁膜 12 に対してフッ素 (F) を含むエッチングガスを用いたドライエッチングを行なって、径が約 $0.3 \mu\text{m}$ のコンタクトホールを形成する。続いて、CVD 法により、層間絶縁膜 12 の上に全面にわたってポリシリコン又はタンゲステンを堆積し、堆積した膜によりコンタクトホールを埋め込む。その後、化学機械的研磨 (Chemical Mechanical

1 Polishing: CMP) 法により、層間絶縁膜 12 上に堆積された膜を除去することによりコンタクト 13 を形成する。続いて、スパッタリング法により、層間絶縁膜 12 の上に、導電性窒化物である例えば TiAlN からなる下部層 14a と、導電性酸化物である例えば IrO₂ からなる上部層 14b とを順次成膜する。その後、リソグラフィ法及び塩素 (Cl₂) をエッチングガスとするドライエッチング法により、下部層 14a がコンタクト 13 の上面を覆うように該下部層 14a 及び上部層 14b をパターンニングすることにより、下部層 14a 及び上部層 14b からなる積層構造を有する導電性酸素バリア層 14 を形成する。

【0045】

次に、図 2 (b) に示すように、CVD 法、スパッタリング法又は原子層堆積 (Atomic Layer Deposition: ALD) 法により、層間絶縁膜 12 の上に導電性酸素バリア層 14 を含む全面にわたって、例えば厚さが約 20 nm の酸化アルミニウムからなる絶縁性の酸素バリア層形成層 15A を堆積する。

【0046】

次に、図 2 (c) に示すように、酸素バリア層形成層 15A に対して、塩素とフッ素とを含む混合ガスを用いた異方性エッチングにより全面的にエッチバックを行なって、導電性酸素バリア層 14 の側面上に酸素バリア層形成層 15A を残すことにより、酸素バリア層形成層 15A から絶縁性酸素バリア層 15 を形成する。

【0047】

次に、図 3 (a) に示すように、スパッタリング法又は CVD 法により、層間絶縁膜 12 の上に導電性酸素バリア層 14 及び絶縁性酸素バリア層 15 を含む全面にわたって、厚さが 30 nm ~ 100 nm の白金を主成分とする金属膜を成膜し、成膜した金属膜に対して塩素を含むガスをエッチングガスとして、導電性酸素バリア層 14 の上面及び絶縁性酸素バリア層 15 の側面を覆うようにパターンニングすることにより、金属膜から下部電極 16 を形成する。

【0048】

次に、図3 (b) に示すように、CVD法又はスパッタリング法により、層間絶縁膜12の上に下部電極16を覆うように全面にわたって、例えば厚さが30 nm~100 nmの $\text{SrBi}_2(\text{Ta}_x\text{Nb}_{1-x})_2\text{O}_9$ (但し、 x は $0 \leq x \leq 1$ である。) からなる容量絶縁膜17を成膜する。続いて、スパッタリング法又はCVD法により、容量絶縁膜17の上に、厚さが30 nm~100 nmの白金を主成分とする金属膜を成膜して上部電極18を形成する。続いて、500℃~850℃の温度の酸素を含む雰囲気中で熱処理を行なうことにより、容量絶縁膜17を構成する強誘電体の再結晶化を図る。

【0049】

以上説明したように、本実施形態によると、容量絶縁膜17を結晶化する温度下の熱処理工程において、絶縁性酸素バリア層15の厚さを50 nm以下に設定しても、後述するように、導電性酸素バリア層14における下部層14aの側面からの酸素の拡散、より詳しくは層間絶縁膜12と導電性酸素バリア層14の下部層14aとの界面からの酸素の拡散を確実に抑制することができる。従って、導電性酸素バリア層14の側面上に絶縁性酸素バリア層15を設けても、容量素子の横方向のサイズの増加分は従来の容量素子の半分以下となるため、高集積化メモリ装置に適用可能な、立体構造を有する容量素子を容易に実現することができる。

【0050】

なお、コンタクト13を半導体基板11の上に形成して該半導体基板11と電気的な接続を取る構成としたが、半導体基板11上に形成した他の半導体層の上にコンタクト13を設ける構成であっても良い。

【0051】

図4は本実施形態に係る半導体装置におけるコンタクト13の抵抗の変化を絶縁性酸素バリア層15の厚さ (図1に付した符号 t) を変化させて測定した結果を示している。ここでの設計及び製造条件は、コンタクト13の材料を径が0.3 μm のタングステンとし、導電性酸素バリア層14の下部層14aの材料を厚さが100 nmの窒化チタンアルミニウムとし、絶縁性酸素バリア層15の材料を酸化アルミニウムとし、コンタクト13と絶縁性酸素バリア層15との距離 (

図 1 に付した符号 d) を 100 nm としている。また、熱処理雰囲気は 100 % の酸素ガスとし、熱処理温度は 800℃ としている。

【0052】

図 4 から分かるように、絶縁性酸素バリア層 15 の厚さが 5 nm ～ 50 nm の範囲においては、コンタクト 13 の抵抗値はまったく変動していない。すなわち、導電性酸素バリア層 14 の下部層 14 a の側面を覆う絶縁性酸素バリア層 15 の厚さ t を従来例と比べて、2 分の 1 から 20 分の 1 にまで小さくしても、導電性酸素バリア層 14 の下部層 14 a には、酸素の拡散に起因した酸化によるコンタクト抵抗の上昇が生じないことが分かる。

【0053】

図 5 は本実施形態に係る半導体装置におけるコンタクトの抵抗の変化をコンタクト 13 の側面と絶縁性酸素バリア層 15 との距離 d を変化させて測定した結果を示している。ここでの設計及び製造条件は、コンタクト 13 の材料を径が 0.3 μm のタングステンとし、導電性酸素バリア層 14 の下部層 14 a の材料を厚さが 100 nm の窒化チタンアルミニウムとし、絶縁性酸素バリア層 15 の材料を厚さが 20 nm の酸化アルミニウムとしている。また、熱処理雰囲気は 100 % の酸素ガスとし、熱処理温度は 800℃ としている。

【0054】

図 5 から分かるように、コンタクト 13 の側面と絶縁性酸素バリア層 15 との距離 d が 0 nm 以上であれば、すなわち導電性酸素バリア層 14 の横方向のサイズがコンタクト 13 の幅と同一の場合でさえも、コンタクト 13 の抵抗値はまったく変動しない。従って、本実施形態に係る絶縁性酸素バリア層 15 を導電性酸素バリア層 14 の側面上に設けることにより、容量素子の横方向のサイズを従来例の場合と比べて倍格段に小さくできることが分かる。

【0055】

図 6 は本実施形態に係る半導体装置の分極量の電圧依存性を示している。ここでの設計及び製造条件は、導電性酸素バリア層 14 の下部層 14 a の材料を厚さが 100 nm の窒化チタンアルミニウムとし、上部層 14 b の材料を厚さが 400 nm の酸化イリジウムとし、その面内方向のサイズを 0.5 μm × 0.5 μm

とし、絶縁性酸素バリア層 15 の材料を厚さが 20 nm の酸化アルミニウムとし、下部電極 16 の材料を厚さが 50 nm の白金とし、下部電極 16 の層間絶縁膜 12 上における外周部と絶縁性酸素バリア層 15 との距離を 100 nm とし、容量絶縁膜 17 の膜厚を 90 nm としている。また、熱処理雰囲気は 100 % の酸素ガスとし、熱処理温度は 800 °C としている。

【0056】

図 6 に示すように、本実施形態に係る半導体装置には極めて良好な分極特性が実現されていることが分かる。

【0057】

【発明の効果】

本発明に係る半導体装置及びその製造方法によると、コンタクトと接続された導電性を有する第 1 の酸素バリア層と、該第 1 の酸素バリア層の側面と接するように形成された絶縁性を有する第 2 の酸素バリア層とを備えているため、第 2 の酸素バリア層の厚さを従来の厚さの半分以下としても、酸素バリア性を十分に確保することができるので、容量素子の小面積化を実現でき、その結果、容量素子を含むメモリ装置を立体構造として容易に且つ確実に高集積化することができる。

【図面の簡単な説明】

【図 1】

本発明の一実施形態に係る半導体装置の要部を示す構成断面図である。

【図 2】

(a) ~ (c) は本発明の一実施形態に係る半導体装置の製造方法を示す工程順の構成断面図である。

【図 3】

(a) 及び (b) は本発明の一実施形態に係る半導体装置の製造方法を示す工程順の構成断面図である。

【図 4】

本発明の一実施形態に係る半導体装置におけるコンタクトの抵抗に対する絶縁性酸素バリア層の厚さ依存性を表わすグラフである。

【図 5】

本発明の一実施形態に係る半導体装置におけるコンタクトの抵抗に対するコンタクトの側面と絶縁性酸素バリア層との距離依存性を表わすグラフである。

【図 6】

本発明の一実施形態に係る半導体装置における分極特性を表わすグラフである。

【図 7】

従来の容量素子の要部を示す構成断面図である。

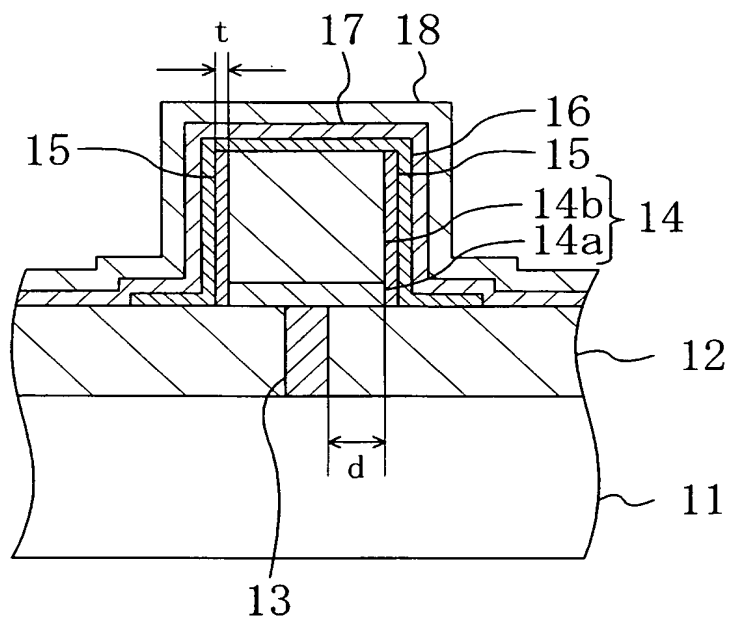
【符号の説明】

- 1 1 半導体基板
- 1 2 層間絶縁膜
- 1 3 コンタクト
- 1 4 導電性酸素バリア層（第 1 の酸素バリア層）
- 1 4 a 下部層
- 1 4 b 上部層
- 1 5 絶縁性酸素バリア層（第 2 の酸素バリア層）
- 1 5 A 酸素バリア層形成層
- 1 6 下部電極
- 1 7 容量絶縁膜
- 1 8 上部電極

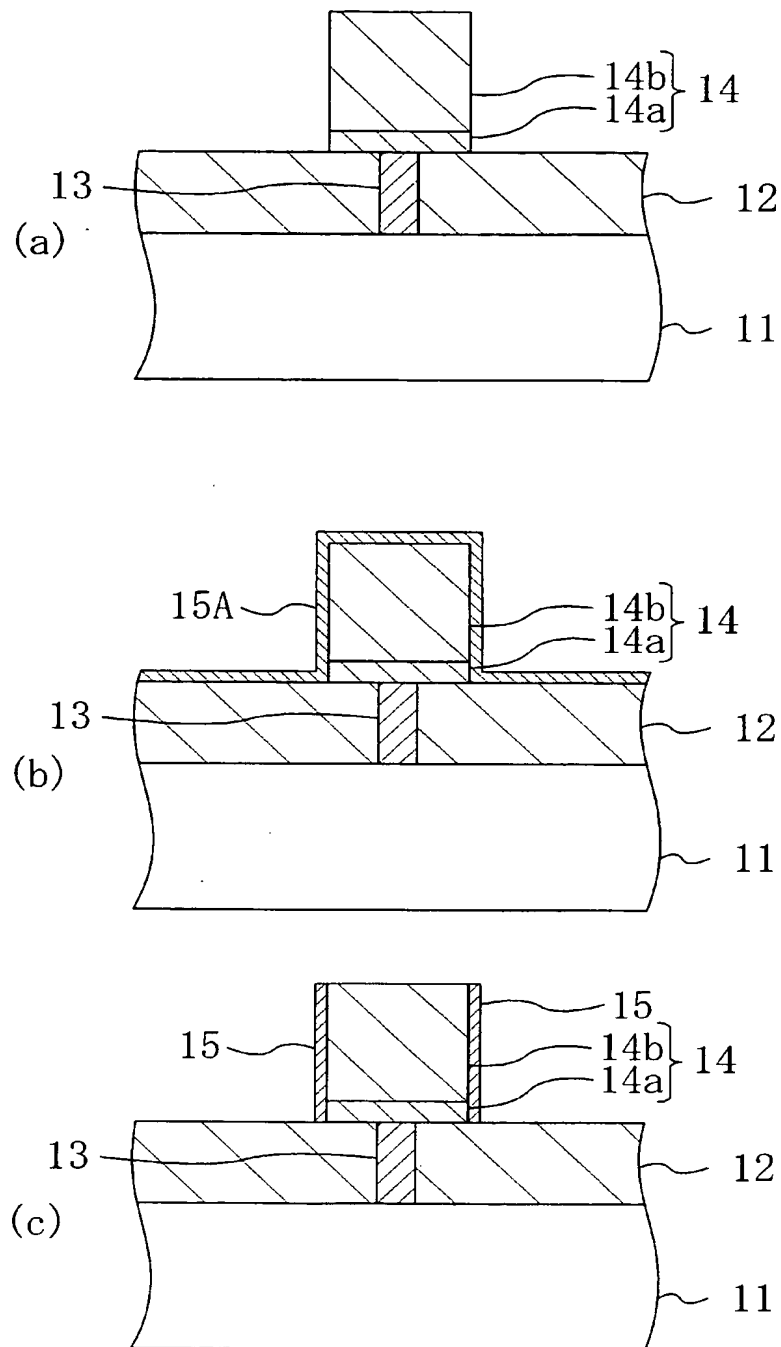
【書類名】

図面

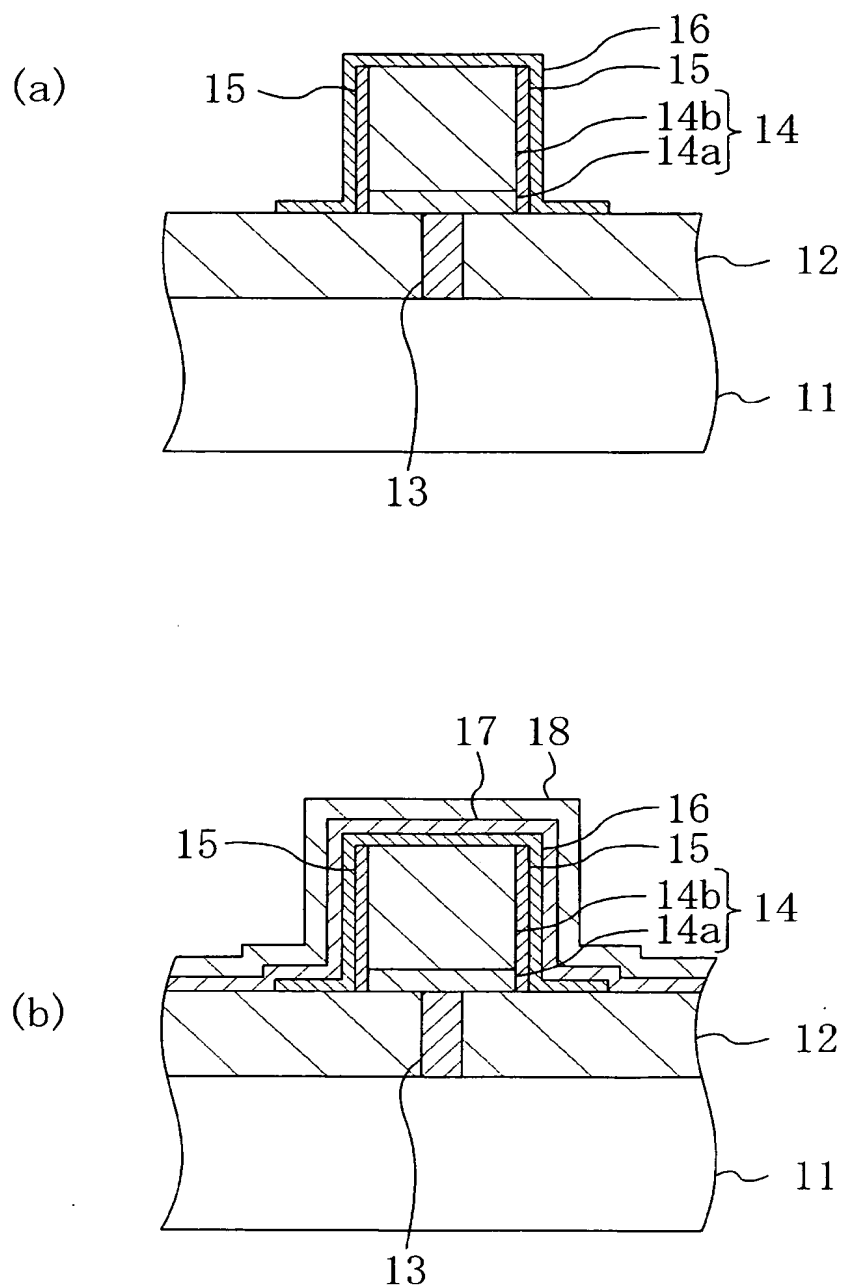
【図 1】



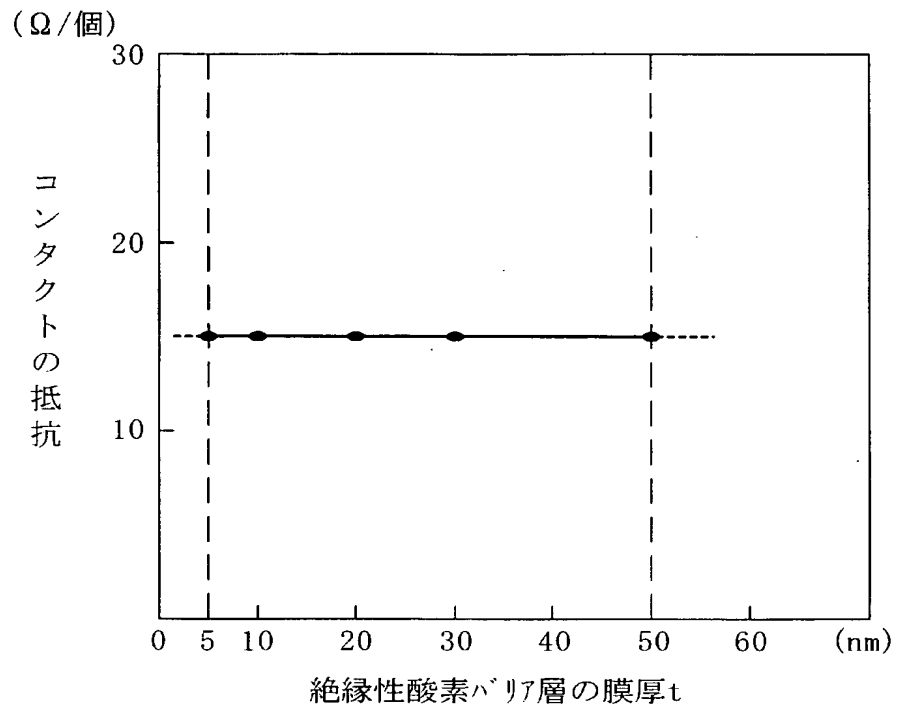
【図 2】



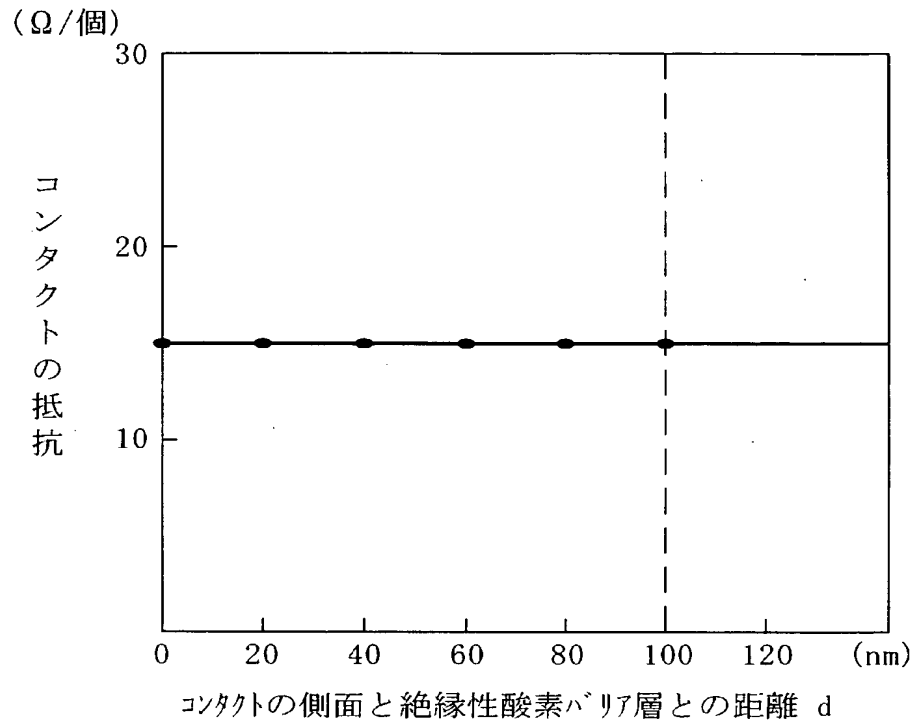
【図 3】



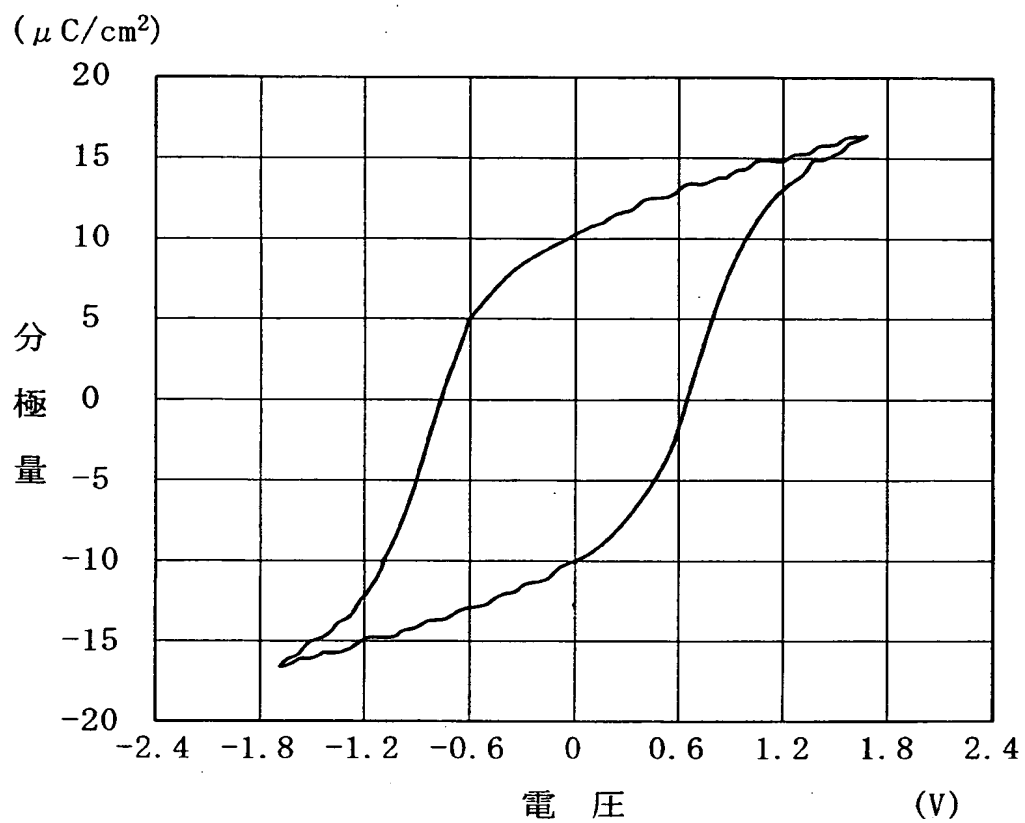
【図 4】



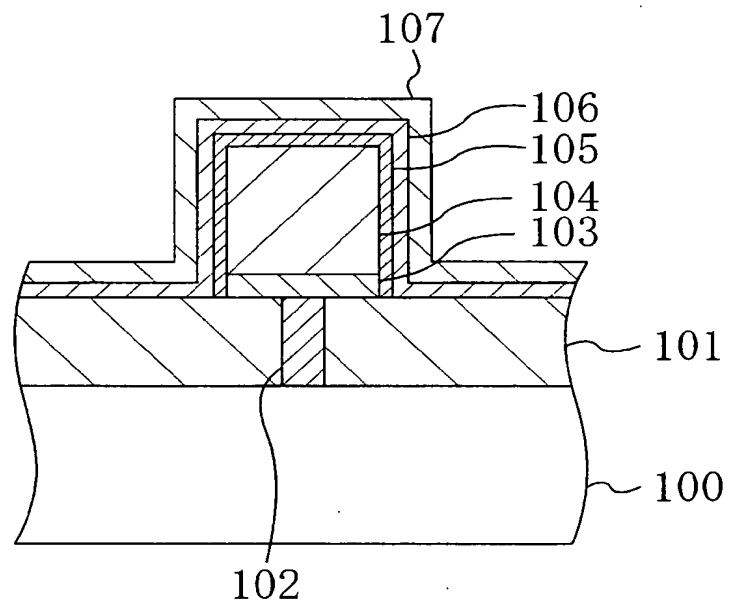
【図 5】



【図 6】



【図 7】



【書類名】 要約書

【要約】

【課題】 コンタクトと接続される容量素子に対して、小面積でもコンタクトの酸化を防止できるようにする。

【解決手段】 層間絶縁膜 12 の上には、コンタクト 13 の上面と接するようにパターンニングされ、導電性窒化物、例えば $TiAlN$ からなる下部層 14a と、導電性酸化物、例えば IrO_2 からなる上部層 14b とにより構成され、コンタクト 13 への上方からの酸素原子の拡散を防ぐ導電性酸素バリア層 14 が形成されている。導電性酸素バリア層 14 の側面上には、 Al_2O_3 からなり、導電性酸素バリア層 14 の下部層 14a の側方からの、すなわちコンタクト 13 への側方からの酸素原子の拡散を防ぐ絶縁性酸素バリア層 15 が 20 nm 程度の厚さに形成されている。

【選択図】 図 1

特願 2 0 0 3 - 0 7 4 8 7 4

出 願 人 履 歷 情 報

識別番号

[0 0 0 0 0 5 8 2 1]

1. 変更年月日

1 9 9 0 年 8 月 2 8 日

[変更理由]

新規登録

住 所

大阪府門真市大字門真 1 0 0 6 番地

氏 名

松下電器産業株式会社